

# LIQUID CRYSTAL DISPLAY DEVICE HOUSING BACK LIGHT AND METHOD OF PRODUCING THE SAME

**Publication number:** JP2001166300 (A)

**Publication date:** 2001-06-22

**Inventor(s):** UTSUNOMIYA SUMIO

**Applicant(s):** SEIKO EPSON CORP

**Classification:**

- **International:** G09F9/00; F21V8/00; G02F1/1335; G02F1/13357; G02F1/136;  
G02F1/1365; G02F1/1368; F21Y105/00; G09F9/00; F21V8/00;  
G02F1/13; (IPC1-7): G02F1/13357; F21V8/00; G02F1/1365;  
G09F9/00

- **European:**

**Application number:** JP19990346973 19991206

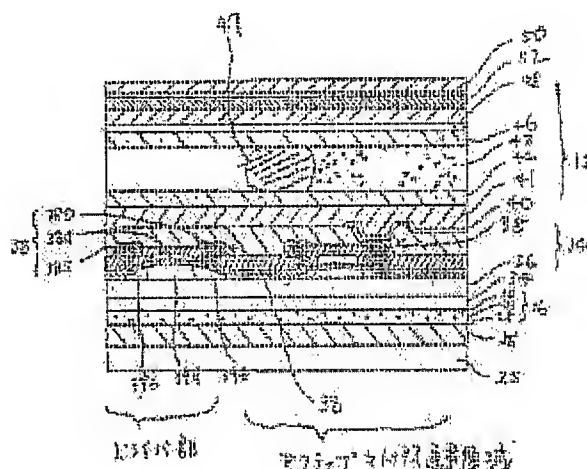
**Priority number(s):** JP19990346973 19991206

**Also published as:**

JP3755573 (B2)

## Abstract of JP 2001166300 (A)

**PROBLEM TO BE SOLVED:** To obtain a liquid crystal display device housing a back light by forming a face light emitting type light source on the interface between a thin film transistor layer and a base layer. **SOLUTION:** An active matrix consisting of thin film transistors and its driving circuit are formed on a light-transmitting first substrate with a separation layer interposed. After a second substrate is adhered to the thin film transistors, the thin film transistors are peeled from the first substrate on the interface of the separation layer. A face light-emitting type light source is formed on the back face of the thin film transistors exposed in the peeling process. Then, the thin film device is again transferred to a third substrate to produce the thin film device housing the face light-emitting type light source.



Data supplied from the esp@cenet database — Worldwide

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号  
特開2001-166300  
(P2001-166300A)

(43)公開日 平成13年 6月22日 (2001.6.22)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード*(参考)
G 0 2 F 1/13357		F 2 1 V 8/00	6 0 1 D 2 H 0 9 1
F 2 1 V 8/00	6 0 1	G 0 9 F 9/00	3 3 6 H 2 H 0 9 2
G 0 2 F 1/1365		F 2 1 Y 105:00	5 G 4 3 5
G 0 9 F 9/00	3 3 6	G 0 2 F 1/1335	5 3 0
// F 2 1 Y 105:00		1/136	5 0 0
審査請求 未請求 請求項の数13 O L (全 11 頁)			

(21)出願番号 特願平11-346973

(22)出願日 平成11年12月 6日 (1999. 12. 6)

(71)出願人 000002369

セイコーエプソン株式会社  
東京都新宿区西新宿 2 丁目 4 番 1 号

(72)発明者 宇都宮 純夫

長野県諏訪市大和 3 丁目 3 番 5 号 セイコ  
ーエプソン株式会社内

(74)代理人 100079108

弁理士 稲葉 良幸 (外 2 名)

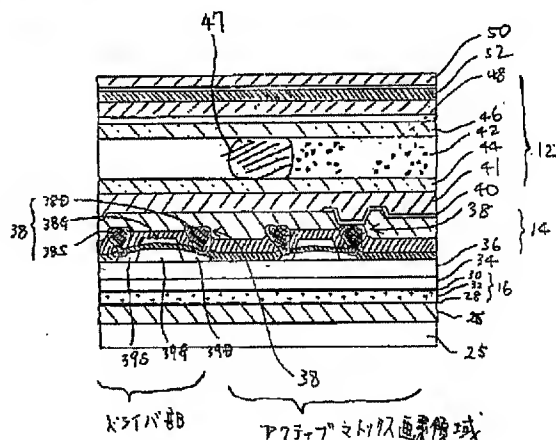
最終頁に続く

(54)【発明の名称】 バックライト内蔵型液晶表示装置及びその製造方法

(57)【要約】

【課題】 薄膜トランジスタ層と下地層の境界面に面発  
光型光源を形成することにより、バックライト内蔵型液  
晶表示装置を構成する。

【解決手段】 透光性を有する第一基板上に、分離層を  
介して薄膜トランジスタで構成されたアクティブマトリ  
クスおよびその駆動回路を形成する。前記薄膜トランジ  
スタに第二基板を接着した後、分離層界面において前記  
薄膜トランジスタを第一基板から引き剥がし、その際に  
露出した前記薄膜トランジスタの裏面に面発光型光源を  
形成する。続いて、当該薄膜デバイスを第三基板上に再  
度転写することにより、面発光型光源を内蔵した薄膜デ  
バイスを製造する。



【特許請求の範囲】

【請求項 1】 半導体回路が構成された薄膜デバイスを備える液晶表示装置において、前記薄膜デバイスと基板との境界面に薄膜状の面発光型光源を形成したことを特徴とするバックライト内蔵型液晶表示装置。

【請求項 2】 前記面発光型光源が、有機又は無機電界発光素子である請求項 1 記載のバックライト内蔵型液晶表示装置。

【請求項 3】 前記薄膜デバイスが、マトリクス状に配置された画素スイッチング用のトランジスタと、前記薄膜トランジスタのゲートに接続された走査線と、前記薄膜トランジスタのソースに接続されたデータ線と、前記薄膜トランジスタのドレインに接続された画素電極と、前記画素スイッチング用薄膜トランジスタを駆動する駆動回路とを備え、前記薄膜デバイスの表面に液晶表示素子が形成されてなる、請求項 1 又は 2 記載のバックライト内蔵型液晶表示装置。

【請求項 4】 第 1 の基板上に剥離層を形成する第 1 の工程と、前記剥離層上にマトリクス状の画素を備える薄膜デバイスを形成する第 2 の工程と、前記薄膜デバイスを前記第 1 の基板から剥離して、第 2 の基板上に転写する第 3 の工程と、前記第 2 の基板上に転写されることによって露出した前記薄膜デバイスの裏面に面発光型光源を形成する第 4 の工程と、前記薄膜デバイスを前記第 2 の基板から剥離して、第 3 の基板上に転写する第 5 の工程と、前記薄膜デバイスの表面に液晶表示素子を形成する第 6 の工程を備えるバックライト内蔵型液晶表示装置の製造方法。

【請求項 5】 第 1 の基板上に剥離層を形成する第 1 の工程と、前記剥離層上にマトリクス状の画素を備える薄膜デバイスを形成する第 2 の工程と、前記薄膜デバイスを前記第 1 の基板から剥離して、第 2 の基板上に転写する第 3 の工程と、第 3 の基板上に面発光型光源を形成する第 4 の工程と、この面発光光源と前記薄膜デバイスの裏面を接着する第 5 の工程と、前記第 2 の基板から前記薄膜デバイスを剥離する第 6 の工程と、前記薄膜デバイスの表面に液晶表示素子を形成する第 7 の工程を備えるバックライト内蔵型液晶表示装置の製造方法。

【請求項 6】 前記請求項 4 又は請求項 5 の発明において、前記薄膜デバイスが、発光面の全域に設けられた共通電極と、マトリクス状に配置された画素スイッチング用の薄膜トランジスタと、前記薄膜トランジスタのゲートに接続された走査線と、前記薄膜トランジスタのソースに接続されたデータ線と、前記薄膜トランジスタのドレインに接続された画素電極と、前記画素スイッチング用の薄膜トランジスタを駆動するための駆動回路と、を備える請求項 4 又は 6 記載の方法。

【請求項 7】 前記請求項 4 乃至請求項 6 の何れか 1 項において、前記面発光光源が、有機又は無機の電界発光素子であり、マトリクス状の画素に対してパターンニング

されてない全域単色発光される前記方法。

【請求項 8】 前記液晶表示素子が前記画素領域に対応したカラーフィルタを備える請求項 7 記載の方法。

【請求項 9】 前記請求項 4 乃至請求項 7 の何れか 1 項において、前記面発光光源が、有機又は無機の電界発光素子であり、前記マトリクス状の画素毎にパターンニングされ、RGB の各色が所定の順序で配列されて色分離発光されることを特徴とする前記方法。

【請求項 10】 前記第 3 の基板が可撓性を持つ材質で構成されたことを特徴とする請求項 4 乃至請求項 9 の何れかに記載の方法。

【請求項 11】 前記第 3 の基板が、プラスチック基板である請求項 10 記載の方法。

【請求項 12】 前記面発光型光源から投射される光が、偏光特性を備えている請求項 4 乃至 11 のいずれかに記載の方法。

【請求項 13】 請求項 1 乃至 12 の何れかに記載の方法によって製造されたバックライト内蔵型液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、薄膜デバイスを複数の基板間で転写することにより、バックライトと一体化されたバックライト内蔵型液晶表示装置及びその製造方法に関する。

【0002】

【従来の技術】薄膜デバイスである薄膜トランジスタ(TFT)を駆動回路源として構成された液晶表示装置は、基板上に形成されたTFTで制御された電圧によって、当該基板と対向基板との間に封入された液晶分子(液晶表示素子)の旋光能を制御し、各画素における透光性を制御することで、画像を表示できる構成を備えている。

【0003】この液晶表示装置を図15に示す。図15に示される如く、アクティブマトリクス222及び/又は駆動回路224等の薄膜デバイスが形成されたアクティブマトリクス基板220と、対向基板240とは、対向基板240の外周縁に沿って形成されたシール材(図示せず)によって所定の間隙を介して貼り合わされ、この間隙に液晶が230が封入される。

【0004】アクティブマトリクス122に形成された画素電極と、対向基板240に形成された透明対向電極とは、液晶230を挟んで対向し、画素電極と対向電極間に印加される電界によって液晶分子が駆動される。また、アクティブマトリクス222の液晶230に接する側の表面、及び、対向基板240の液晶230に接する側の表面には、配向膜が形成され、無電界状態での液晶分子の配向を決定する。

【0005】アクティブマトリクス基板220、液晶230及び対向基板240で構成される液晶駆動部は、更

に、互いに異なる偏光方向を有する2枚の偏光板210、250で挟まれる。偏光板210及び250の偏光方向は、前記アクティブマトリクス基板220、及び対向基板240のそれぞれの表面に形成された配向膜の配向方向に揃えられる。

【0006】また、カラー表示を可能にするため、対向基板240には、カラーフィルタ及び／又はブラックマトリクスが形成される。

【0007】このように、液晶表示装置は、多数の基板が貼り合わされた構造を有しているため、表示装置の厚さが大きくなってしまいうという欠点があった。特に、図15に示される如く、透過型液晶表示装置で必要とされるバックライト200は、液晶表示装置の厚さを増大する原因となっている。

【0008】一方、上記薄膜デバイスで構成された液晶表示装置を、プラスチック基板等の軽量で柔軟性（可撓性）を有する基板材料上に形成し、変形能を備えた新規な液晶表示装置を製造する要望が高まっている。これを実現するためには、プラスチック基板の耐熱温度（100から150℃）以下のプロセス温度にて薄膜デバイスを形成する必要がある。しかしながら、プロセス温度の低下は薄膜デバイスの特性の低下を招く傾向にあり、高性能の薄膜デバイスの製造は困難である。これに対処するため、ガラス基板上に形成された薄膜デバイスを転写する技術（例えば、特開平10-125931号公報参照）により前記薄膜デバイスをプラスチック基板上に転写する方法も提案されている。

【0009】しかしながら、上記の構成手順で薄膜デバイスをプラスチック基板上に形成できたとしても、図15に示される如く、透過型液晶表示装置では、バックライト200が必要なため、液晶表示装置全体として変形能を備えたものを製造することは困難であった。

【0010】

【発明が解決しようとする課題】本発明はこのような課題を解決するために、バックライトを内蔵しても装置全体の厚みが少なくかつ変形能にも優れた半導体装置及びその製造方法を提供することを目的とするものである。

【0011】本発明はまた薄膜デバイスに薄膜状の面発光型光源を一体化させることにより、装置全体の厚みが少なくかつ変形能にも優れた液晶表示装置及びその製造方法を提供することを目的とするものである。

【0012】本発明の他の目的は、この液晶表示装置を得るために、従来の転写技術を用いて薄膜状の面発光型光源と薄膜デバイスとを基板上に一体化させることである。

【0013】

【課題を解決するための手段】本発明は前記目的を達成するために、薄膜デバイスと面発光型光源を従来の転写技術を利用して基板上に一体化させたことを特徴とする。

【0014】すなわち、第1の基板上に製造された薄膜デバイスを、一旦第2の基板上に転写させ、この際に露出した薄膜デバイスの裏面に薄膜状の面発光型光源を形成する。さらに、この面発光型光源を備えた薄膜デバイスを第3の基板上に転写させる。この第3の転写基板として可撓性の変形可能なものを選択することによって、装置全体の厚さを増すことなく、変形可能であるバックライト内蔵型表示装置を得ることができる。

【0015】代表的な薄膜デバイスは、液晶表示素子を形成するための、発光面の全域に設けられた共通電極と、マトリクス状に配置された画素スイッチング用の薄膜トランジスタと、前記薄膜トランジスタのゲートに接続された走査線と、前記薄膜トランジスタのソースに接続されたデータ線と、前記薄膜トランジスタのドレインに接続された画素電極とを備えている。

【0016】また、この薄膜デバイスは、前記画素スイッチング用の薄膜トランジスタを駆動するための駆動回路と、を備える。薄膜デバイスの許容される厚さ及びバックライトを内蔵する液晶表示装置全体の許容される厚さには、特に制限がないが、薄膜デバイスとして0.5～5.0mm程度であるのが好ましい。前記面発光光源とは、好適には有機又は無機の電界発光素子である。その一例は、マトリクス状の画素に対してパターンニングされてない全域単色発光される電界発光素子である。パターンニングされていない発光素子をバックライトとして用いた場合には、前記液晶表示素子が前記画素領域に対応したカラーフィルタを備える。

【0017】前記面発光光源の他の例は、有機又は無機の電界発光素子であり、前記マトリクス状の画素毎にパターンニングされ、RGBの各色が所定の順序で配列されて色分離発光されるものである。有機又は無機の電界素子としては、エレクトロルミネッセンス（EL）素子が最適である。

【0018】電界発光素子は、数 $\mu\text{m}$ から数十 $\mu\text{m}$ 程度の厚さで形成できるため、前記薄膜デバイスの裏面に面発光型光源として電界発光素子を形成し、これを柔軟性基板上に転写することによって装置全体の厚さが増さずかつ柔軟性に優れた半導体装置を得ることができる。加えて有機電界発光素子は低温度かつ簡単な工程により製造可能である。

【0019】バックライトから投射された光の透過／非透過を液晶により制御するためには、投射光が偏光特性を備えていなければならない。そこで、好適にはバックライトから投射される光自体に偏光特性を持たせれば、バックライト側の偏光板を省略してその分装置の厚さを削減することが可能となる。

【0020】

【発明の実施の形態】次に、本発明の実施の形態をて図面を参照して説明する。図1は、バックライト内蔵型液晶表示装置（以下、単に、液晶表示装置、という）10

の概念図であり、この液晶表示装置10は、大きく分けて液晶表示部12と、薄膜デバイス(TFT)部14と、バックライト部16と、基板17とに分類される。

【0021】図1の液晶表示装置10は、液晶表示部12によって階調表現のみを行う、所謂モノクロ画像の表示装置であり、これに対して、図2及び図3は、カラー画像を表示するための液晶表示装置10が示されている。

【0022】図2は、液晶表示部12の表面に、TFT部14に形成される各画素に対応してマトリクス状に所定の規則に従って配列された各色(RGB)のカラーフィルタ18と、これらを囲むように設けられたブラックマトリクス枠20と、で構成されたフィルタ部22が設けられた表示装置を示している。

【0023】また、図3は、バックライト部16として適用される電界発光素子としてのEL(エレクトロルミネッセンス)をTFT部14の各画素に対応してバンク24を形成すると共に、各バンク24間毎に各色(RGB)の成分を充填することで、バックライト部16自体を、RGBの各色に発光させた構成を示している。

【0024】図1乃至図3に示される液晶表示装置10は、基本的構造は変わらないため、まず、図2に示すカラー画像用の液晶表示装置10を例にとり、詳細な構成を説明する。

【0025】図4には、図2に示したバックライト内蔵型液晶表示装置10の詳細構成が示されている。

【0026】液晶表示装置10は、製品段階において、第3の基板25が基本支持体層となり、前記バックライト部16、TFT部14及び液晶表示部12を構成する各層が積層されている。なお、この第3の基板に各部が積層されるまでの途中、すなわち、製造段階では、第1の基板100及び第2の基板180(共に図5乃至図13の工程図参照)が適用されるようになっている。

【0027】バックライト部16は、この電子輸送層28と、正孔輸送層30とによってEL層32を挟持した構成となっている。また、正孔輸送層30の上層には、ITO層34が設けられている。すなわち、ITO層34とベース電極層26との間に電界(電圧)が印加されることにより、EL層32に電流が流れて、バックライトとして機能する。なお、このEL層32の発光光は、偏光方向を一定の方向に定めており、この結果、液晶表示に必要な一対の偏光板の一方を省略して、薄膜デバイスの裏面に直接前記面発光型光源を設けることができる。これを可能とする方法として、例えばラビング処理をあげることができる。ラビング処理は、例えば電子情報通信学会技術報告E1D95-106(1995年発行)に詳しく記載されている。

【0028】ITO層34の上層には、透明の中間層36が設けられ、この中間層36上に薄膜デバイスとしてのTFT部14が配設されている。

【0029】TFT部14は、TFTアレイ38が各画素毎に設けられたマトリクス状を形成している。TFTアレイ38は、ドレイン電極38D、ゲート電極38G、ソース電極38Sによって構成されている。また、ドレイン電極38D及びソース電極38Sにはソース/ドレイン領域39D、39Sが対応しており、ゲート電極38Gには活性シリコン領域39Gが対応している。このTFTアレイ38のそれぞれに対して、透明画素電極(各画素に対応配置)40が設けられている。

【0030】また、画素電極40の上方には、平坦化膜41を介して中間空間部に液晶42が封入された一対の配向膜44、46が設けられている。液晶42は、全画素領域に一括充填されシール剤47によって封印されて、漏れないようになっている。

【0031】上側の配向膜46の上面には、対向電極48が設けられ、前記画素電極40と共通電極48間に電界(電圧)が印加されることにより、印加される電圧に応じて、液晶42の配向が変化し、一対の配向膜44、46間を通過する所定の偏光方向の光に対して所定の透過率となる。

【0032】共通電極48の上面には、カラーフィルタ層52を介して対向基板49、偏光板50が順に設けられている。偏光板50は、前記所定の偏光方向の光のみを通過させることができ、EL層32で発光した100%の光量に対して、前記液晶42の配向によって設定される透過率に基づく光量で発光するようになっている。

【0033】カラーフィルタ層52は、各画素に対応してRGBの各色のフィルタが順序よく配列されるフィルタ部とで構成され、さらに必要であれば各画素の非発光領域(TFTアレイ38が配置された領域等)を不透光状態として、各画素の色分離を向上するためのブラックマトリクス部を含んで構成されている。

【0034】上記構成において、第3の基板25は、可撓性を有する透明の合成樹脂(プラスチック等)板で構成されており、これによって、本実施の形態に係るバックライト内蔵型液晶表示装置10は、平面を維持する必要なく、曲面を持った支持体上にも配設することが可能となっている。

【0035】このような曲面支持体の例としては、ドーム(半球面)型の天井が挙げられる。このようなドーム型天井にバックライト型内蔵型液晶表示装置10を配設し、プラネタリウムを構成することができる。また、円筒形の室内の内周面に全周に亘ってバックライト型内蔵型液晶表示装置10を配設することにより、360°のパノラマ画像を表示することが可能となる。

【0036】ところで、前記第3の基板25を可撓性を有する基板を最初から用いて、TFT部14を形成するのはプロセス温度、フォトリソグラフィの精度等の観点から困難であるので、既述の転写技術を応用する。

【0037】図5～図13はTFT部14を形成するた

めの図である。なお、TFTアレイ38の詳細な製造工程は公知であるので説明を省略する。

【0038】[工程1]図5に示すように、第1の基板100上に第1の剥離層としての第1分離層（光吸収層）120を形成する。

【0039】以下、第1の基板100および第1分離層120について説明する。

（第1の基板100についての説明）第1の基板100は、光が透過し得る透光性を有するものであるのが好ましい。

【0040】この場合、光の透過率は10%以上であるのが好ましく、50%以上であるのがより好ましい。この透過率が低過ぎると、光の減衰（ロス）が大きくなり、第1分離層120を剥離するのにより大きな光量が必要とする。

【0041】また、第1の基板100は、信頼性の高い材料で構成されているのが好ましく、特に、耐熱性に優れた材料で構成されているのが好ましい。その理由は、例えば後述するTFT層140（図4のTFT部14に相当）を形成する際に、その種類や形成方法によってはプロセス温度が高くなる（例えば350～1200℃程度）ことがあるが、その場合でも、第1の基板100が耐熱性に優れていれば、第1の基板100上へのTFT層140等の形成に際し、その温度条件等の成膜条件の設定の幅が広がるからである。

【0042】従って、第1の基板100は、TFT層140の形成の際の最高温度を $T_{max}$ としたとき、歪点が $T_{max}$ 以上の材料で構成されているのが好ましい。具体的には、第1の基板100の構成材料は、歪点が350℃以上のものが好ましく、500℃以上のものがより好ましい。このようなものとしては、例えば、石英ガラス、コーニング7059、日本電気ガラスOA-2等の耐熱性ガラスが挙げられる。

【0043】また、第1の基板100の厚さは、特に限定されないが、通常は、0.1～5.0mm程度であるのが好ましく、0.5～1.5mm程度であるのがより好ましい。第1の基板100の厚さが薄すぎると強度の低下を招き、厚すぎると、第1の基板100の透過率が低い場合に、光の減衰を生じ易くなる。なお、第1の基板100の光の透過率が高い場合には、その厚さは、前記上限値を超えるものであってもよい。なお、光を均一に照射できるように、第1の基板100の厚さは、均一であるのが好ましい。

（第1分離層120の説明）第1分離層120は、照射される光を吸収し、その層内および／または界面において剥離（以下、「層内剥離」、「界面剥離」と言う）を生じるような性質を有するものであり、好ましくは、光の照射により、第1分離層120を構成する物質の原子間または分子間の結合力が消失または減少すること、すなわち、アブレーションが生じて層内剥離および／また

は界面剥離に至るものがよい。

【0044】さらに、光の照射により、第1分離層120から気体が放出され、分離効果が発現される場合もある。すなわち、第1分離層120に含有されていた成分が気体となって放出される場合と、第1分離層120が光を吸収して一瞬気体になり、その蒸気が放出され、分離に寄与する場合とがある。このような第1分離層120の組成としては、例えば、次のA～Eに記載されるものが挙げられる。

【0045】A. アモルファスシリコン（a-Si）

B. 酸化ケイ素又はケイ酸化合物、酸化チタンまたはチタン酸化合物、酸化ジルコニウムまたはジルコン酸化合物、酸化ランタンまたはランタン酸化合物等の各種酸化物セラミックス、透電体（強誘電体）あるいは半導体

C. PZT、PLZT、PLLTZT、PBZT等のセラミックスあるいは誘電体（強誘電体）

D. 窒化珪素、窒化アルミ、窒化チタン等の窒化物セラミックス

E. 有機高分子材料

F. 金属

また、第1分離層120の厚さは、剥離目的や第1分離層120の組成、層構成、形成方法等の諸条件により異なるが、通常は、1nm～20μm程度であるのが好ましく、10nm～2μm程度であるのがより好ましく、40nm～1μm程度であるのがさらに好ましい。第1分離層120の膜厚が小さすぎると、成膜の均一性が損なわれ、剥離にムラが生じることがあり、また、膜厚が厚すぎると、第1分離層120の良好な剥離性を確保するために、光のパワー（光量）を大きくする必要があるとともに、後に第1分離層120を除去する際に、その作業に時間がかかる。なお、第1分離層120の膜厚は、できるだけ均一であるのが好ましい。

【0046】第1分離層120の形成方法は、特に限定されず、膜組成や膜厚等の諸条件に応じて適宜選択される。たとえば、CVD（MOCVD、低圧CVD、ECR-CVDを含む）、蒸着、分子線蒸着（MB）、スパッタリング、イオンプレーティング、PVD等の各種気相成膜法、電気メッキ、浸漬メッキ（ディッピング）、無電解メッキ等の各種メッキ法、ラングミュア・プロジェット（LB）法、スピンコート、スプレーコート、ロールコート等の塗布法、各種印刷法、転写法、インクジェット法、粉末ジェット法等が挙げられ、これらのうちの2以上を組み合わせ形成することもできる。

【0047】例えば、第1分離層120の組成がアモルファスシリコン（a-Si）の場合には、CVD、特に低圧CVDやプラズマCVDにより成膜するのが好ましい。

【0048】また、第1分離層120をゾルーゲル法によるセラミックスで構成する場合や、有機高分子材料で構成する場合には、塗布法、特に、スピンコートにより

成膜するのが好ましい。

【0049】[工程2]次に、図6に示すように、第1分離層120上に、TFT層140を形成する。

【0050】このTFT層140のK部分(図6において1点鎖鎖線で囲んで示される部分)の拡大断面図を、図2の右側に示す。図示されるように、TFT層140は、TFTアレイ(薄膜トランジスタ)38を含んで構成され、このTFTアレイ38は、ポリシリコン層にn型不純物またはp型不純物を導入して形成されたソース、ドレイン領域58、60と、ゲート絶縁膜層62と、ゲート電極64と、例えばアルミニウムからなるゲート電極線66、ドレイン電極線68とを具備する。

【0051】本実施の形態では、第1分離層120に接して設けられる中間層としてSiO<sub>2</sub>膜を使用しているが、Si<sub>3</sub>N<sub>4</sub>などのその他の絶縁膜を使用することもできる。SiO<sub>2</sub>膜(中間層)の厚みは、その形成目的や発揮し得る機能の程度に応じて適宜決定されるが、通常は、10nm～5μm程度であるのが好ましく、40nm～1μm程度であるのがより好ましい。中間層は、種々の目的で形成され、例えば、TFT140を物理的または化学的に保護する保護層、絶縁層、導電層、レーザー光の遮光層、マイグレーション防止用のバリア層、反射層としての機能の内の少なくとも1つを発揮するものが挙げられる。

【0052】なお、場合によっては、SiO<sub>2</sub>膜等の中間層を形成せず、第1分離層120上に直接TFT層140を形成してもよい。

【0053】TFT層140は、図6の右側に示されるようなTFT等の薄膜デバイスを含む層である。

【0054】[工程3]次に、図7に示すように、TFT層140上に、第2の剥離層としての第2分離層(例えば熱溶解性接着層等)160を形成する。なお、第2分離層160は、第1分離層120と同様にアブレーション層で構成することもできる。

【0055】この第2分離層160として、薄膜デバイスへの不純物(ナトリウム、カリウムなど)汚染の虞が少ない、例えばブルーワックス(商品名)などのエレクトロンワックスを挙げることができる。また、水溶性接着剤も適用可能である。

【0056】[工程4]さらに、図7に示すように、第2分離層160の上に、第2の基板180を接着する。この第2の基板180は、TFT層140の製造後に接着されるものであるため、TFT層140の製造時のプロセス温度などに対する制約はなく、常温時に保型性さえあればよい。本実施の形態ではガラス基板、合成樹脂など、比較的安価で保型性のある材料を用いている。

【0057】[工程5]次に、図8に示すように、第1の基板100の裏面側から光を照射する。

【0058】この光は、第1の基板100を透過した後、第1分離層120に照射される。これにより、第1分

離層120に層内剥離および/または界面剥離が生じ、結合力が減少または消滅する。

【0059】第1分離層120の層内剥離および/または界面剥離が生じる原理は、第1分離層120の構成材料にアブレーションが生じること、また、第1分離層120に含まれているガスの放出、さらには照射直後に生じる熔融、蒸散等の相変化によるものであることが推定される。

【0060】ここで、アブレーションとは、照射光を吸収した固定材料(第1分離層120の構成材料)が光化学的または熱的に励起され、その表面や内部の原子または分子の結合が切断されて放出することをいい、主に、第1分離層120の構成材料の全部または一部が熔融、蒸散(気化)等の相変化を生じる現象として現れる。また、前記相変化によって微小な発砲状態となり、結合力が低下することもある。

【0061】第1分離層120が層内剥離を生じるか、界面剥離を生じるか、またはその両方であるかは、第1分離層120の組成や、その他種々の要因に左右され、その要因の1つとして、照射される光の種類、波長、強度、到達深さ等の条件が挙げられる。

【0062】照射する光としては、第1分離層120に層内剥離および/または界面剥離を起こさせるのであればいかなるものでもよく、例えば、X線、紫外線、可視光、赤外線(熱線)、レーザー光、ミリ波、マイクロ波、電子線、放射線(α線、β線、γ線)等が挙げられる。そのなかでも、第1分離層120の剥離(アブレーション)を生じさせ易いという点で、レーザー光が好ましく、エキシマレーザーがより好ましく用いられる。

【0063】次に、図9に示すように、第1の基板100に力を加えて、この第1の基板100を第1分離層120から離脱させる。図9では図示されないが、この離脱後、第1の基板100上に第1分離層120が付着することもある。

【0064】[工程6]次に、図10に示すように、残存している第1分離層120を、例えば洗浄、エッチング、アッシング、研磨等の方法またはこれらを組み合わせた方法により除去する。これにより、TFT層140が、第2の基板180に転写されたことになる。

【0065】[工程7]次に、図11に示すように、TFT層140の下面(露出面)に、接着層190を介してバックライト150(図4のバックライト部16と同一)が形成された第3の基板200を接着する。このとき、バックライト150の上表面はラビング処理される。或いは、バックライト150を予めTFT層140の直下に形成しておき、このバックライト150と第3の基板200との間に接着層190を設けて貼りつける場合もあり得る。この場合は、バックライト150の下表面をラビング処理する。

【0066】この実施形態に適用されるバックライト部



16はマトリクス状にパターンニングする必要がない、全域単色発光する電界発光素子としてELが適用されている。このELでは、画像表示領域に合わせた全面発光させればよいので、発光する領域を囲むように、枠状の壁を形成し、例えばインクジェット方式により蛍光物質をベース面に塗布する。

【0067】接着層190を構成する接着剤の好適な例としては、反応硬化型接着剤、熱硬化型接着剤、紫外線硬化型接着剤等の光硬化型接着剤、嫌気硬化型接着剤等の各種硬化型接着剤が挙げられる。接着剤の組成としては、例えば、エポキシ系、アクリレート系、シリコーン系等、いかなるものでもよい。このような接着層190の形成は、例えば、塗布法によりなされる。

【0068】前記硬化型接着剤を用いる場合、例えばTFT層140の下面に硬化型接着剤を塗布し、バックライト部150を接着し、さらにバックライト部150に硬化接着剤を塗布し、第3の基板200を接合した後、硬化型接着剤の特性に応じた硬化方法により前記硬化型接着剤を硬化させて、TFT層140とバックライト部150と第3の基板200とを接着し、固定する。

【0069】接着剤が光硬化型の場合、好ましくは光透過性の第3の基板200の外側から光を照射する。接着剤としては、薄膜デバイス層に影響を与えにくい紫外線硬化型などの光硬化型接着剤を用いれば、光透過性の第2の基板180側から、あるいは光透過性の第2及び第3の基板180、200の両側から光照射しても良い。

【0070】第3の基板としては、特に制限はなく、この結果、可撓性を有する透明基板を適用することも可能となる。

【0071】[工程8]次に、図12に示すように、第2分離層160を加熱または水に浸漬し、溶融させる。この結果、第2分離層160の接着力が弱まるため、第2の基板180を、TFT層140より離脱させることができる。なお、第2の基板180に付着した第2の分離層160を除去することで、この第2の基板180を繰り返し再利用することができる。

【0072】[工程9]最後に、TFT層140の表面に付着した第2分離層160を除去することで、図13に示すように、第3の基板200に転写された、発光層を備えたTFT層140を得ることができる。ここで、この第3の基板200に対するTFT層140の表層関係は、図2に示すように当初の第1の基板100に対するTFT層140の表層関係と同じとなる。

【0073】その後、TFT層140の上に液晶表示部14を形成すると共に、カラーフィルタ層52を設けることで、バックライト内蔵型液晶表示装置10が完成する。

【0074】以上のような各工程を経て、TFT層140の第3の基板200への転写が完了する。その後、TFT層140に隣接するSiO<sub>2</sub>膜の除去や、TFT層

140上への配線等の導電層や所望の保護膜の形成等を行うこともできる。

【0075】本発明では、被剥離物であるTFT層140自体を直接に剥離するのではなく、第1分離層120及び第2分離層160において分離して第3の基板200に転写するため、TFT層140の特性、条件等にかかわらず、容易かつ確実に、しかも均一に転写することができ、分離操作に伴うTFT層140へのダメージもなく、TFT層140の高い信頼性を維持することができる。

【0076】また、薄膜デバイスを第2の基板に接着する際の接着材としては水溶性のものを使用できる。第2の基板に転写され裏面が露出した薄膜デバイスの裏面に面発光型バックライトを非水溶性の接着剤を介して貼り合わせる。次いで、この状態のデバイスを水に浸すと水溶性接着材が水に溶解して、薄膜デバイスが薄膜バックライトと共に第3の基板に転写されたことになる。

【0077】また、第3の基板に薄膜バックライトを設け、このバックライト上に薄膜デバイスの裏面を接着させた後、第2の基板から薄膜デバイスを剥離するようにしても良い。

(他の実施形態)なお、上記実施の形態におけるバックライト内蔵型液晶表示装置10では、上層にカラーフィルタ層22を設けることで、液晶表示部12の階調表現と併せてフルカラー画像表示を可能としたが、カラーフィルタ層22(図2参照)を設けずにフルカラー画像表示が可能となる構成もある。

【0078】すなわち、図14に示される如く、バックライト部16のEL層32をバンク32Aによって、TFT部14によって形成される画素マトリクス毎に分割し、予めRGBの各色に発光させるための素子(発光層形成用溶液)を注入しておく。この場合、RGBの各色が縦又は横に並んで配列され、これが繰り返されるように配列することで、本来の3画素を1画素としてカラー表示することができる。

【0079】上記RGBの各色の発光層を構成する方法としては、以下の方法がある。インクジェット方式により発光層形成用溶液を充填し、これを乾燥して着色層を形成する方法。下地層に着色レジスト層を形成し、この着色レジスト層を画素領域単位でフォトマスクして露光、現像し、画素領域に対応した着色層を形成する方法。下地層に発光層を塗布し、その上にレジスト層を形成した状態でこのレジスト層を画素領域単位でフォトマスクして露光、現像し、画素領域に対応したレジスト層上から前記発光層をエッチングし、レジスト層を剥離して画素領域に対応した着色層を形成する方法。下地層に印刷法に画素領域単位で発光層を付着させ、画素領域に対応した着色層を形成する方法。

【0080】また、モノクロ表示の場合には、液晶表示部による階調表現で画像が形成されるため、上記のよう



なカラーフィルタは全く不要となる。すなわち、図4の構成において、カラーフィルタ層52を排除した構成となる。また、モノクロ表示では、カラー表示が3画素で1画像データを生成しているのに対して、1画素1画像データでよいから、解像度が3倍となる。

【0081】本実施形態によれば、薄膜デバイスにTFTからなる駆動回路を備えた構成では、駆動回路としてLSI等の外部回路を用いる必要がなくなり、液晶表示装置に外部回路を接続するために生じる制約を回避し、第3の基板として適切な材質の選択範囲を広げることができる。液晶表示装置に必要な回路（アクティブマトリクス及び駆動回路）を単一の柔軟性に富む基板上（第3の基板上）にくみこむことができ、部品点数の削減などの利点を発揮することができる。

【0082】

【発明の効果】以上説明した如く本発明によれば、バックライトを内蔵しても装置全体の厚みが少なくかつ変形能にも優れた半導体装置及びその製造方法を提供することができる。

【0083】さらに本発明によれば、薄膜デバイスに薄膜状の面発光型光源を一体化させることにより、装置全体の厚みが少なくかつ変形能にも優れた液晶表示装置及びその製造方法を提供することができる。

【0084】さらに本発明によれば、この液晶表示装置を得るために、従来の転写技術を応用して薄膜状の面発光型光源と薄膜デバイスとを基板上に一体化させることができる。

【図面の簡単な説明】

【図1】本実施の形態に係るバックライト内蔵型液晶表示装置の概念図（モノクロ型）である。

【図2】本実施の形態に係るバックライト内蔵型液晶表示装置の概念図（フィルタによるフルカラー型）である。

【図3】本実施の形態に係るバックライト内蔵型液晶表示装置の概念図（内蔵光源色分離によるフルカラー型）である。

【図4】図2に示すバックライト内蔵型液晶表示装置の詳細構成図である。

【図5】TFT部を形成するための製造工程図（工程1）である。

【図6】TFT部を形成するための製造工程図（工程2）である。

【図7】TFT部を形成するための製造工程図（工程3）である。

【図8】TFT部を形成するための製造工程図（工程4）である。

【図9】TFT部を形成するための製造工程図（工程5）である。

【図10】TFT部を形成するための製造工程図（工程6）である。

【図11】TFT部を形成するための製造工程図（工程7）である。

【図12】TFT部を形成するための製造工程図（工程8）である。

【図13】TFT部を形成するための製造工程図（工程9）である。

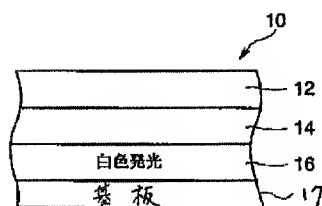
【図14】図3に示すバックライト内蔵型液晶表示装置の詳細構成図である。

【図15】従来のバックライト付液晶表示装置の構成を示す分解斜視図である。

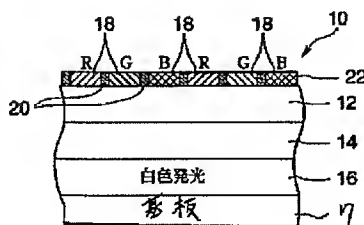
【符号の説明】

- 10 バックライト内蔵型液晶表示装置
- 12 液晶表示部
- 14 TFT部
- 16 バックライト部
- 22 カラーフィルタ層
- 25 第3の基板
- 26 EL層
- 40 透明画素電極
- 38 TFTアレイ
- 42 液晶
- 48 対向電極
- 52 カラーフィルタ層
- 100 第1の基板
- 180 第2の基板
- 200 第3の基板

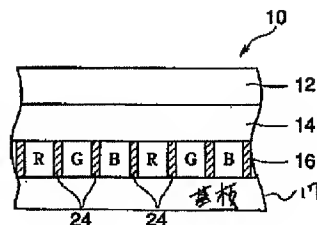
【図1】



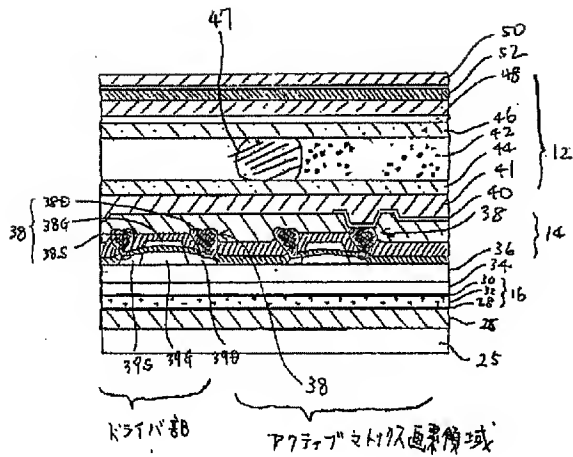
【図2】



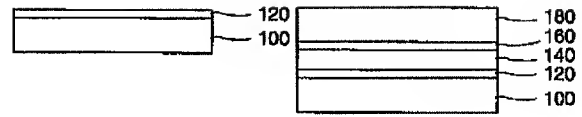
【図3】



【図4】

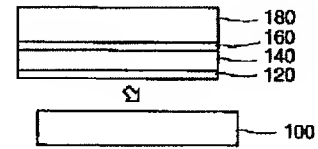


【図5】

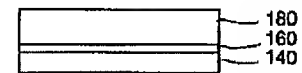


【図7】

【図9】

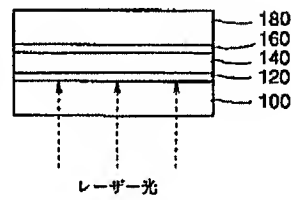
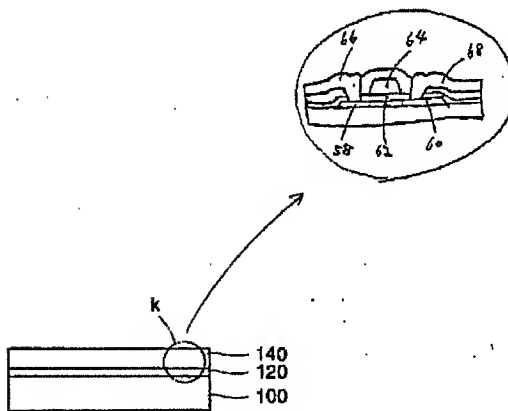


【図10】

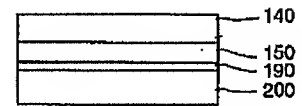


【図6】

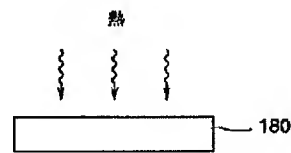
【図8】



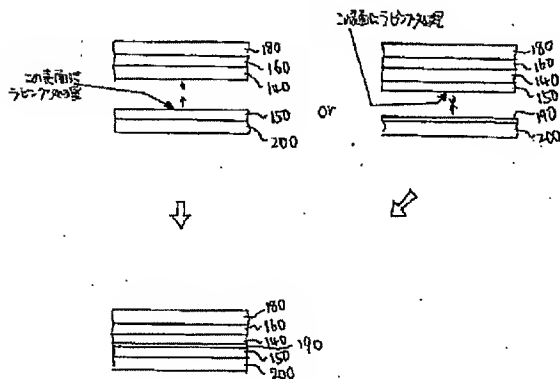
【図13】



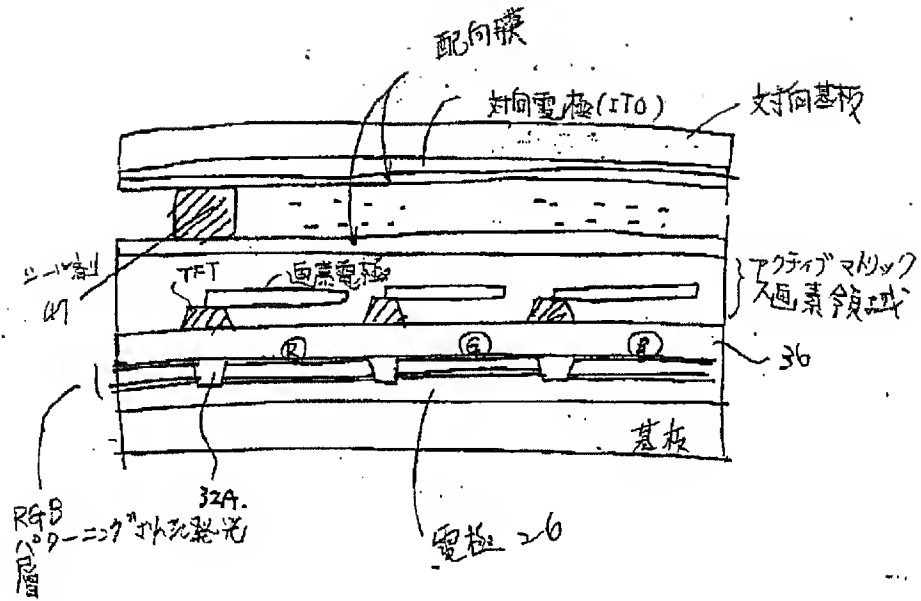
【図12】



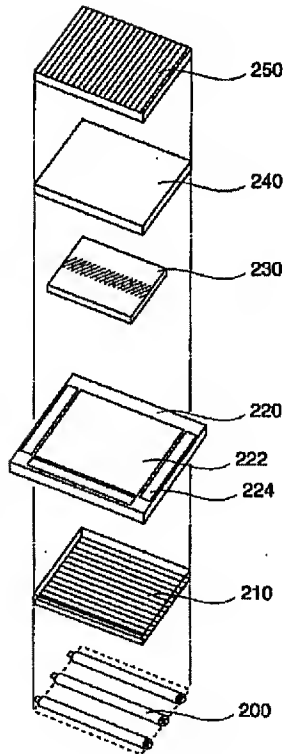
【図11】



【図14】



【図15】



フロントページの続き

F ターム(参考) 2H091 FA07Y FA08X FA41Y FA44Y  
FC14 FC22 FC23 FD06 FD15  
GA06 GA13 LA11 LA13  
2H092 GA59 JA24 KB23 MA31 NA27  
PA08 PA11 PA13  
5G435 AA00 AA18 BB12 BB15 CC12  
EE12 EE26 EE33 FF05 GG12  
GG25 HH02 HH12 HH13 HH14  
HH16 KK05